

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-022005

(43)Date of publication of application : 29.01.1993

(51)Int.Cl.

H01P 3/08
H01F 17/00
H01L 23/12
H01P 1/20

BEST AVAILABLE COPY

(21)Application number : 03-172189

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 12.07.1991

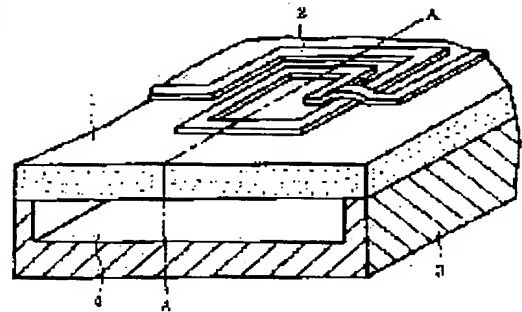
(72)Inventor : KOMARU MAKIO

(54) MIC CIRCUIT

(57)Abstract:

PURPOSE: To obtain an inductance circuit to be operated in a microwave band with a little parasitic capacity.

CONSTITUTION: This Microwave Integrated Circuit(MIC) is equipped with an MIC substrate 1 with a line pattern 2 existent at the inductance circuit formed on this MIC substrate 1 and a cavity part 4 on the plane of connection with a metal base 3 to which this MIC substrate 1 is connected. Thus, capacity between the line pattern of the inductance circuit and the metal base can be reduced rather than conventional capacity, and an operating frequency as an inductor can be more increased.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-22005

(43)公開日 平成5年(1993)1月29日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 P 3/08		4241-5 J		
H 0 1 F 17/00		A 7004-5 E		
H 0 1 L 23/12	3 0 1	Z 7352-4 M		
H 0 1 P 1/20		Z 9183-5 J		

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号 特願平3-172189

(22)出願日 平成3年(1991)7月12日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 小丸 真喜雄

伊丹市瑞原4丁目1番地 三菱電機株式会

社光・マイクロ波デバイス研究所内

(74)代理人 弁理士 高田 守 (外1名)

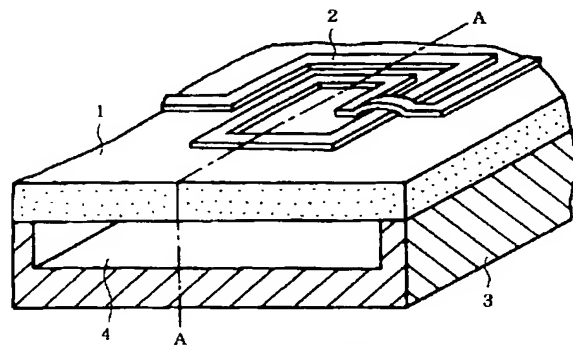
(54)【発明の名称】 M I C回路

(57)【要約】

【目的】 マイクロ波帯で動作する寄生容量の少ないインダクタンス回路を得る。

【構成】 M I C基板1上に形成されたインダクタンス回路の線路パターン2が存在するM I C基板1と、このM I C基板1が接続される金属ベース3との接続面に空洞部4を設けた構造にする。

【効果】 インダクタンス回路の線路パターンと金属ベースの間の容量を従来より小さくでき、インダクタとしての動作周波数をより高くできる。



- 1 MIC基板
- 2 線路パターン
- 3 金属ベース
- 4 空洞部

【特許請求の範囲】

【請求項1】M I C基板上に線路パターンが形成されたインダクタンス回路において、前記M I C基板と、このM I C基板が接続される金属ベースとの少なくとも一方の接続面に空洞部を設けたことを特徴とするM I C回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、マイクロ波帯で動作するM I C (Microwave Integrated Circuit)回路、特にインダクタンス回路の構造に関するものである。

【0002】

【従来の技術】図5は従来のM I C基板上に形成されたインダクタンス回路の構造を示す斜視図である。この図において、1はM I C基板、2はこのM I C基板1上に形成されたインダクタンス回路の線路パターン、3は前記M I C基板1の裏面と接続された金属ベースで、通常接地されている。また、図6は、図5におけるB-B断面図であり、図7は、図5の等価回路図である。

【0003】次に、動作について説明する。インダクタンス回路の線路パターン2は、M I C基板1の表面に、金属パターンによりスパイラル状（らせん状）に形成されており、マイクロ波帯の高周波では、図7に示すようなインダクタンス7と、接地面（金属ベース）との間のキャパシタンス8により構成される回路として動作する。

【0004】

【発明が解決しようとする課題】従来のM I C基板1上に形成されたインダクタンス回路は、以上のように構成されているので、M I C基板1の厚み t_1 （図6）を小さくした場合、図7に示したキャパシタンス8が大きくなり、寄生容量の小さいインダクタンスを得ることができないという問題点があった。

【0005】本発明は、上記のような問題点を解消するためになされたもので、インダクタンス回路における不要なキャパシタンスを小さくしたM I C回路を得ることを目的とする。

【0006】

【課題を解決するための手段】本発明に係るM I C回路は、インダクタンス回路の線路パターンが形成されたM I C基板と、このM I C基板が接続される金属ベースとの少なくとも一方の接続面に空洞部を設けたものである。

【0007】

【作用】本発明においては、M I C基板と金属ベースとの少なくとも一方の接続面に空洞部を設けたことから、インダクタンス回路の線路パターンと、金属ベース間に存在する寄生容量が低減される。

【0008】

【実施例】以下、本発明の一実施例を図について説明す

る。図1は本発明のM I C回路構造の一実施例を示す斜視図で、1はM I C基板、2はインダクタンス回路の線路パターン、3は前記M I C基板1が接続される金属ベース、4は前記M I C基板1との接続面の金属ベース3に選択的に形成した空洞部である。

【0009】図2は、図1におけるA-A断面図で、空洞部4の深さ t_2 はM I C基板1の厚み t_1 に対し、

【数1】

$$0 < t_2 \leq 50 \times t_1$$

の範囲程度である。

【0010】図3は、図1の線路パターン2の等価回路図で、5はインダクタンス回路の線路パターン2により形成されるインダクタンス、6はインダクタンス回路の線路パターン2と、金属ベース3により形成されるキャパシタンスである。

【0011】次に、動作について説明する。図1におけるインダクタンス回路の線路パターン2は、図4の線路パターン2と同一であり、空洞部4がインダクタンス回路の線路パターン2と金属ベース3の間に存在することにより、図3における等価回路中のキャパシタンス6を従来の図7における等価回路中のキャパシタンス8より小さくすることができる。

【0012】なお、上記実施例では、金属ベース3を加工することにより空洞部4を形成したが、図4に示すように、M I C基板1を加工することによりM I C基板1側に空洞部4を設けても良い。また、金属ベース3とM I C基板1の両方に空洞部4を設けることもできる。さらに、場合によっては、空洞部4を分割した形で構成してもよい。

【0013】

【発明の効果】以上説明したように、本発明によれば、M I C基板と、このM I C基板が接続される金属ベースとの少なくとも一方の接続面に空洞部を形成したので、インダクタンス回路における金属ベースとインダクタンス回路の線路パターンとの間に存在する寄生容量を小さくすることができ、従来よりインダクタンスとして動作する周波数が高いインダクタンス回路が得られる効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例であるインダクタンス回路を示す斜視図である。

【図2】図1のA-A断面図である。

【図3】図1の等価回路図である。

【図4】本発明の他の実施例を示す斜視図である。

【図5】従来のインダクタンス回路を示す斜視図である。

【図6】図5におけるB-B断面図である。

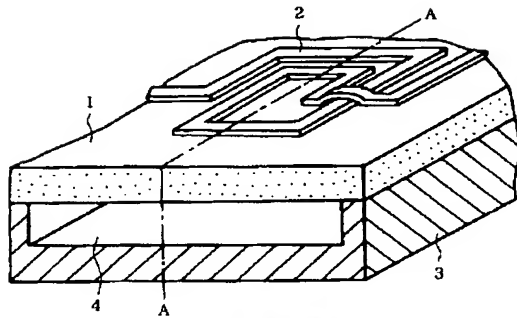
【図7】従来のインダクタンス回路の等価回路図である。

【符号の説明】

- 1 MIC基板
2 線路パターン
3 金属ベース

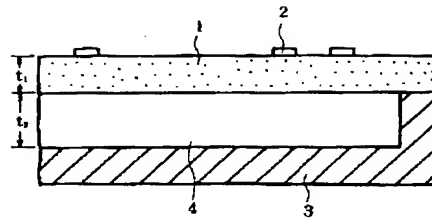
- * 4 空洞部
5 インダクタンス
* 6 キャパシタンス

【図1】

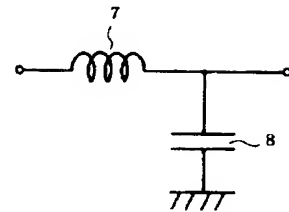


- 1 MIC基板
2 線路パターン
3 金属ベース
4 空洞部

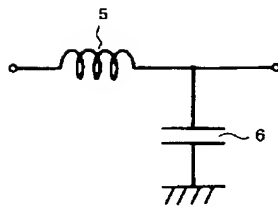
【図2】



【図7】

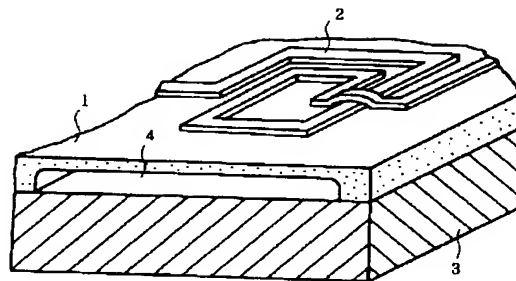


【図3】

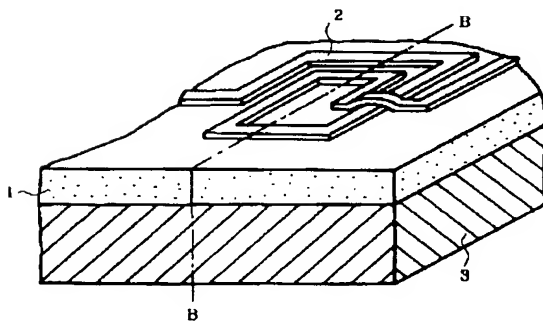


- 5 インダクタンス
6 キャパシタンス

【図4】



【図5】



【図6】

